

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problem Mailbox.**

(19) 대한민국특허청(KR)

(12) 공개특허공보(A)

(51)○Int. Cl.	H01L 23 /50	(11) 공개번호	특 1997-0072358
(21) 출원번호	특 1996-0009774	(43) 공개일자	1997년 11월 07일
(22) 출원일자	1996년 04월 01일		
(71) 출원인	아남산업 주식회사	황인길	
(72) 발명자	서울특별시 성동구 성수 2기 280-8 (우 : 133-120) 허영목		
(74) 대리인	경기도 성남시 분당구 수내동 55 롯데아파트 132-1504 서안규		
상세상수 :	있음		
(54) 반도체패키지의 제조방법 및 구조			

요약

본 발명은 반도체패키지의 제조방법 및 구조에 관한 것으로, 반도체칩의 저연율 외부로 노출시켜 회로동작시 발생되는 열 방출의 효과를 극대화하여 패키지의 수명을 연장시키고, 신뢰성을 향상시킴은 물론 패키지의 물당부 외측에 위치한 리드는 절단하고, 물당부 내측에 위치한 리드는 그 저연율 외부로 노출시켜 마더보드에 실장시 리드의 저연에서 신호전달을 하도록 함으로서 실장면적을 최소할 수 있는 반도체패키지이다.

도1도

도2

영세서

[발명의 영창]

반도체패키지의 제조방법 및 구조

[도면의 간단한 설명]

제2도는 본 발명에 적용되는 리드프레임을 도시한 평면도.

본 내용은 요부공개 건이므로 전문내용을 수록하지 않았음

### (5) 청구의 범위

청구항 1. 다수의 리드가 형성되고, 상기 다수의 리드 중앙부에는 침탐재판이 없는 리드프레임을 형성하는 단계와; 상기 리드프레임의 다수의 리드 중앙부에 반도체침을 위치시켜 와이어본딩을 실시하는 단계와; 상기 와이어본딩된 리드, 반도체침 및 와이어를 외부의 신화 및 무식으로부터 보호하기 위하여 울당하는 단계와; 상기 단계후에 울당영역 외각에 위치한 리드를 절단하는 단계로 이루어진 것을 특징으로 하는 반도체패키지의 제조방법.

청구항 2. 제1항에 있어서, 상기 와이어본딩은 배קום 흙(Vacuum Hole)이 형성된 히터블럭에 반도체침을 위치시켜 상기 배קום 흙으로 공기틈 뿐만아니라 반도체침을 지지 고정하는 것을 특징으로 하는 반도체패키지의 제조방법.

청구항 3. 제1항에 있어서, 상기 울당단계는 액상 봉지재를 사용하여 울당하는 것을 특징으로 하는 반도체패키지의 제조방법.

청구항 4. 제1항 또는 3항에 있어서, 액상 봉지재를 사용하여 울당하기 전에 울당영역에 담을 형성하여 액상 봉지재가 훌러 넘치는 것을 방지하는 것을 특징으로 하는 반도체패키지의 제조방법.

청구항 5. 제1항에 있어서, 상기 울당단계는 물드 컴파운드를 사용하여 울당하는 것을 특징으로 하는 반도체패키지의 제조방법.

청구항 6. 제3항 또는 5항에 있어서, 상기 액상 봉지재 및 물드 컴파운드로 울당 후, 150°C 이상의 고온에서 수시간 노출시켜 경화시키는 과정을 포함하는 것을 특징으로 하는 반도체패키지의 제조방법.

청구항 7. 제1항에 있어서, 상기 반도체패키지의 저연에는 그라인드(Grind)를 실시하여 플래쉬(Flash)를 제거하는 것을 특징으로 하는 반도체패키지의 제조방법.

청구항 8. 제1항에 있어서, 상기 울당영역의 외각에 위치한 리드를 절단시 절단을 용이하게 하기 위하여 절단되는 부위의 리드에 노치(Notch)를 형성함을 특징으로 하는 반도체패키지의 제조방법.

청구항 9. 저연이 외부로 직접 노출되는 반도체침과; 상기 반도체침의 외측에 위치되고 울당영역을 벗어나지 않으며 저연이 외부로 노출되어 저연에서 신호의 입출력이 이루어지는 다수의 리드와; 상기 반도체침과 리드를 연결시켜주는 와이어와; 상기 반도체침, 리드 및 와이어를 외부 환경으로부터 보호하기 위하여 울당된 액상 봉지재 또는 컴파운드로 구성된 것을 특징으로 하는 반도체패키지의 구조.

청구항 10. 제9항에 있어서, 상기 울당된 액상 봉지재 및 컴파운드는 리드 및 반도체침의 상부로만 울당된 것을 특징으로 하는 반도체패키지의 구조.

청구항 11. 제9항에 있어서, 상기 반도체패키지의 저연에는 플래쉬(Flash)의 제거를 위해 그라인드(Grind)된 것을 특징으로 하는 반도체패키지의 구조.

청구항 12. 제9항에 있어서, 리드프레임의 다수의 리드 중앙부에는 침탐재판이 없는 것을 특징으로 하는 반도체패키지의 구조.

\* 참고사항: 최초출원 내용에 의하여 공개하는 것임.

5.21

5.22

